

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 03250935 A

(43) Date of publication of application: 08.11.91

(51) Int. Cl.

H04L 1/00
H03M 7/40
H04J 3/00

(21) Application number: 02048107

(22) Date of filing: 28.02.90

(71) Applicant: VICTOR CO OF JAPAN LTD

(72) Inventor:
YAMADA YASUHIRO
KONISHI MASAYA
FUCHIGAMI NORIHIKO

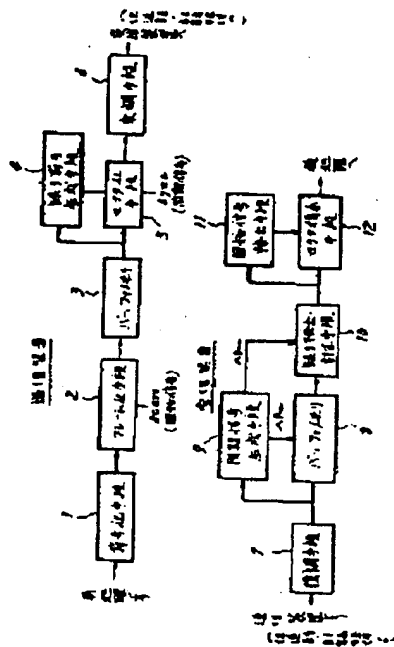
(54) VARIABLE LENGTH DATA TRANSMISSION SYSTEM AND ITS TRANSMITTER-RECEIVER

(57) Abstract:

PURPOSE: To surely detect a synchronous signal, to demodulate a sector data and an error data and to correct an error in a sector data by dividing a variable length frame at a prescribed length to form a fixed length sector data, giving an error code, adding the synchronous signal of a prescribed period to the sector data and the error code.

CONSTITUTION: A signal subjected to frame structure is written in a storage means 3 and an error code ECC is generated by an error code generating means 4 and the synchronous signal sync in 12-bit length is added to a head of a sector data SD by a sector processing means 5, a generated error code ECC is imparted and added to the end of the sector data SD to form sector structure. A signal from a transmission line/record medium is demodulated as a signal of the variable length transmission system by a demodulation means 7. The synchronous signal sync is detected by a synchronous signal generating means 9 and an operation control pulse (group) APn in response to the synchronous signal sync is generated and a signal stored by a storage means 8 is read accurately at every sector and the sector data SD subjected to error detection and correction is demodulated from an error detection and correction means 10 of a next stage.

COPYRIGHT: (C)1991,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

平3-250935

⑫ Int. Cl.⁹

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)11月8日

H 04 L 1/00
H 03 M 7/40
H 04 J 3/00

F 6942-5K
6832-5J
B 7925-5K

審査請求 未請求 請求項の数 4 (全9頁)

⑭ 発明の名称 可変長データ伝送方式及びその送受信装置

⑮ 特 願 平2-48107

⑯ 出 願 平2(1990)2月28日

⑰ 発 明 者 山 田 恭 裕 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑱ 発 明 者 小 西 正 也 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑲ 発 明 者 洲 上 徳 彦 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑳ 出 願 人 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

明 細 書

1. 発明の名称

可変長データ伝送方式及びその送受信装置

2. 特許請求の範囲

(1) 伝送されるデータ群を可変長のフレームデータとして、このフレームデータ間に区切信号を付加して可変長フレームとし、

互いに長さの異なる連続した前記可変長フレームを一定の長さで区切って固定長のセクタデータとして、このセクタデータに対して誤り符号を付与し、

前記セクタデータと前記誤り符号に一定周期の同期信号を付加して、固定長セクタとして伝送するようにしたことを特徴とする可変長データ伝送方式。

(2) 請求項第1項記載の可変長データ伝送方式において、誤り符号が付与された固定長セクタの一定位置で、かつ、同期信号の存在しない位置に、補助データを置き換えて伝送するようにしたことを特徴とする可変長データ伝送方式。

(3) 伝送されるデータ群から可変長のフレームデータを生成する手段と、生成されたフレームデータの先頭に開始信号を付加して可変長フレームを生成する手段と、

互いに長さの異なる連続した前記可変長フレームを一定の長さで区切って固定長のセクタデータを生成する手段と、前記固定長のセクタデータに誤り符号を付与する手段と、

前記セクタデータと前記誤り符号に一定周期の同期信号を付加して固定長セクタとする手段とからなることを特徴とする可変長データ伝送用送信装置。

(4) 固定長セクタよりなる伝送信号から一定周期の同期信号を検出生成する手段と、前記検出生成した同期信号をもとにして前記伝送信号から固定長のセクタデータと誤り符号とを復調する手段と、誤り符号をもとに前記セクタデータを誤り訂正して可変長フレームを復調する手段と、前記復調された可変長フレームから開始信号を検出する手段と、検出された開始信号をもとにして可変長

フレームから可変長のフレームデータを復調する手段とからなることを特徴とする可変長データ伝送受信装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、高効率符号化（例えば、可変長符号化）された信号（画像・音声・データ）の伝送（記録）において、特に伝送（記録）時の障害（エラー）に発生に対しても支障なく伝送して復合可能な可変長データ伝送方式及びその送受信装置に関するものである。

(従来の技術)

第6図(A)は、CD（コンパクト・ディスク）、DAT（デジタル・オーディオ・テープ）、HDD（ハード・ディスク・ドライブ）などの伝送方式（フォーマット）を示す図である。これは、同期信号sync、固定長（一定長）のデータFD及びECC（エラー・チェック・コード）信号とで固定長セクタを構成したものである。

また第6図(B)は、規格CCITT H 261による

データを可変長符号などにより高効率符号化して伝送することができるので、画像などの大容量の信号を伝送することが容易である。

しかし、上記フレーム構造の伝送方式では、データの区切りを示す開始信号が不規則的にあるので、開始信号自体に障害（エラー）が生じると、1フレームの開始が検出できず、1フレームのデータ及びECC信号が復調できない。したがって、開始信号が正しく検出されないと、ECC信号によるエラー検出・訂正も不可能となり、完全にデータが欠落してしまうこととなる。

このように、従来の伝送方式では、高効率な伝送とエラーに強い伝送とが両立しておらず、大容量の信号を正確に伝送するという要求に答えることができなかった。

(課題を解決するための手段)

本発明は上記課題を解決するために、

伝送されるデータ群を可変長のフレームデータとして、このフレームデータ間に区切信号を付加して可変長フレームとし、互いに長さの異なる連

続画像通信方式（フォーマット）を示す図である。これは、開始信号start、可変長のデータFD及びECC（エラー・チェック・コード）信号とで可変長のフレームを構成したものである。

(発明が解決しようとする課題)

第6図(A)に示したような同期信号を含む固定長のセクタ構造を有する伝送方式では、規則的に（一定周期の）同期信号があるので、比較確実に同期信号が検出されて1セクタのデータ及びECC信号が復調される。したがって、伝送の障害（エラー）に対しても、復調したECC信号をもとにエラー検出・訂正して正しいデータを得ることができる。

しかし、上記固定長のセクタ構造の伝送方式では、データが固定長なので、データを可変長符号などにより高効率符号化して伝送することができず、画像などの大容量の信号を伝送することは容易でない。

一方、第6図(B)に示したような開始信号を含む可変長のフレーム構造を有する伝送方式では、

続した前記可変長フレームを一定の長さで区切って固定長のセクタデータとして、このセクタデータに対して誤り符号を付与し、前記セクタデータと前記誤り符号に一定周期の同期信号を付加して、固定長セクタとして伝送するようにした可変長データ伝送方式を提供するものである。

(作用)

上記可変長データ伝送方式では、一定周期の同期信号を有する固定長セクタから、確実に同期信号が検出されて、セクタデータと誤り符号とが復調され、セクタデータが誤り訂正される。そして、誤り訂正されたセクタデータから確実に区切信号が検出されて、可変長のフレームデータが復調される。

(実施例)

本発明になる可変長データ伝送方式及びその送受信装置の一実施例を以下図面とともに詳細に説明する。

<可変長データ伝送方式>

第1図は本発明になる可変長データ伝送方式を

示す図である。同図に示すように、本可変長伝送方式は、規則（周期）的な同期信号syncで区切られた固定長のセクタ構造と、不規則（非周期）的な開始信号（区切信号）startで区切られた可変長のフレーム構造とで構成されている。

セクタは、12 bit 長の同期信号sync、991 ビット長のセクタ内有効データ（固定長のセクタ内データ）SD、21 bit 長のエラーコード（誤り符号）ECCから構成され、統計1024ビットの固定長の（セクタ）単位をなす。エラーコードECCはセクタデータSDに対応した誤り検出・訂正符号である。

一方、フレームは、16ビット長の開始信号（区切信号）とこれに続く可変長（例えば、500ビット長～4000ビット長）のフレーム内有効データ（可変長のフレームデータ）FDから構成され、可変長の（フレーム）単位をなす。この可変長フレームは、前記固定長セクタのセクタデータSDとして分散して伝送される。この結果、可変長のフレームデータの符号長に応じて、フレ

ームの符号長が異なると、フレームの開始信号startが、セクタデータSD中に複数個配設されたり、1つも配設されない状態が生じる。

<送受信装置>

次に、第2図を参照して、送受信装置について説明する。

始めに、送信装置（符号化装置）について説明する。前処理されたデータ（例えば、直交変換されて量子化されたデータ）は、符号化手段1により可変長符号（群）化（例えば、500ビット長～4000ビット長）される。そして、次段のフレーム化手段2により、可変長符号化された信号（フレームデータFD）の先頭には、16ビット長の開始信号startが付加されて、フレーム構造化される。開始信号startは、15ビットの0と1ビットの1からなる。なお、この開始信号startのパターンの独自性を確保するため、前記可変長符号化の時、すべて0の可変長符号を用いないようにしておくといふ。フレーム構造化された信号は、次段の記憶手段（フレームバッファメモリ）

3に書き込まれる。記憶手段3に書き込まれた信号は、適宜読み出され、次段のセクタ化手段5により、セクタ構造化される。すなわち、前記フレーム構造化された信号は、セクタデータ長である991ビットごとに、固定長のセクタデータSDとして読み出されて、誤り符号生成手段4によりエラーコードECCが生成される。さらに、前記セクタ化手段5によりセクタデータSDの先頭に12 bit 長の同期信号syncが付加され、セクタデータSDの終りに、生成されたエラーコードECC（例えば、（1012, 991）BCD符号で21ビットのエラーコード）が付与・付加されて、セクタ構造化されて、すでに第1図に示した可変長伝送方式（フォーマット）として符号化される。符号化された信号は、伝送路・記録媒体に適合した方式で変調手段6により変調されて、伝送・記録される。

次に、受信装置（復合化装置）について説明する。伝送路・記録媒体からの信号は復調手段7により第1図に示した可変長伝送方式の信号として

復調される。復調された信号は、記憶手段（セクタバッファメモリ）8に記憶され、さらに、同期信号生成手段9により、同期信号syncが検出されてこの同期信号syncに応じた動作制御パルス（群）APnが生成される。この同期信号生成手段9について、後に第3図（A）及び（B）を参照して詳述する。

同期信号生成手段9で生成された動作制御パルスAPnにより、記憶手段8から記憶された信号が、正確に1セクタ（セクタデータSDとエラーコードECC）ごと読み出されて、次段のエラー（誤り）検出・訂正手段10よりエラー検出・訂正されたセクタデータSDが復調される。このセクタデータSDは、前記エラー検出・訂正手段10よりエラー検出・訂正されているので、セクタデータSDの内容である可変長フレーム（開始信号startとフレームデータFD）はきわめて正確に復調される。したがって、開始信号検出手段11により開始信号startが確実に検出されて、次段の復合手段12により符号長の異なる可変長の

フレームデータFD(可変長符号)が正確にデータとして復合される。復合されたデータは後処理(例えば、逆量子化されて逆直交変換)される。
 <受信装置(復号化装置)の同期信号生成手段>

次に、第3図(A)及び(B)を参照して、復合化装置の前記同期信号生成手段9について詳述する。同図(A)は同期信号生成手段9の具体的な回路構成を示す図、同図(B)はタイミングチャートである。

20は、復調手段7の復調信号から同期信号syncを検出する同期信号検出回路であり、この検出出力はゲート21の入力となっている。22は同期信号の一定周期、すなわち1セクタの周期に応じて自走するカウンタで、このカウンタ22は前記ゲート21の出力により外部リセットされる。さらに、カウンタ22は内部のキャリイデコードにより前記同期信号の一定周期と同じ周期で内部リセットされる。

カウンタ22の出力値は次段のデコード23に☐入力され、カウンタ22の出力値が略1セクタ周

27に出力されている。

また29はデコード23の予想パルスGによりセットされ、ゲート21のリセットパルスによりリセットされるFF(フリップ・フロップ)であり、このFF29の出力と前記ステータス信号とがアンドゲート30に入力されている。この結果、ステータス信号がハイレベルの時(同期がとれていない時)、最初に検出された同期信号(検出パルスE)のみが有効となって外部リセットし、以後に発生した疑似同期信号(例えば、第3図(B)中のSE₁)の誤検出が防止される。

また、31はオアゲートであり、前記アンドゲート30の出力とデコード23の予想パルスGとが入力され、このオアゲート31の出力と前記同期信号検出回路21の検出出力とがアンドゲート21に入力されている。よって、2回連続して同期信号が検出されなかった後と、予想パルスGがハイレベルの間のみ、前記同期信号検出回路20の検出出力が有効となり、前記カウンタ22が外部リセットされる。カウンタ22は、外部リセッ

トとなると、予想パルスGが出力される。予想パルスGは、同期信号の検出を予想する幅広パルスで、予想タイミングを中心として±4ビット程度の幅を有する。

デコード23からの予想パルスGと前記同期信号検出回路20での検出パルスとはゲート24の入力されて、このゲート24の出力によりFF(フリップ・フロップ)25がセットされる。すなわち、カウンタ22・デコード23により予想されたタイミングで、同期信号が検出された時、FF25がセットされる。25の出力はD型FF26へ入力され、D型FF26の出力は次段のD型FF27に入力されている。D型FF26及び27の出力はゲート28によりインポートされてその論理和がとられて、これがステータス信号と出力されている。すなわち、2回連続して同期信号が検出されなかった時このステータス信号がハイレベルとなる。なお、前記デコード23からは、予想パルスGから遅延したリセットパルスP₁、クロックP₂が前記FF25、D型FF26及び

トされなかった時、同期信号の周期で内部リセットされる。

このように構成された同期信号生成手段9によれば、(ア)同期信号検出回路20で検出された同期パルスでカウンタ22が外部リセットされるので、正確に固定長セクタの同期信号が復調される。(イ)予想パルスGがハイレベル時に、同期信号検出回路20の検出出力が有効となるので、疑似同期パルスによりカウンタ22がリセットされて同期が乱れることがない。(ウ)また、2回以上連続して同期信号が検出されず、かつ、疑似同期信号が検出された時以外は同期が乱れることがない。なお、この条件は、ステータス信号生成のFF(26、27)の構成により適宜変更が可能である。

以上詳述した点から明らかなように、受信装置(復号化装置)の同期信号生成手段9により、正確に固定長セクタの同期信号が復調されて、セクタデータSD及びエラーコードECCが復調される。つまり、本伝送方式では、規則的な同期信号

を有するセクタ構造により、確実に同期信号が検出されて、セクタ内有効データSD及びエラーコードECCが復調される。したがって、エラーコードECCにもとづいて、復調されたセクタデータSDは、エラー検出・訂正され、きわめて正確なセクタデータSD、すなわち、可変長フレームを得ることができる。

<受信装置(復号化装置)のエラー検出・訂正手段>

次に、受信装置のエラー検出・訂正手段10について詳述する。

エラーコードECCとして、(1012, 991)BCR符号として21ビットのエラーコードを付与した場合について説明する。この場合では、2エラーの誤り訂正及び3エラーの誤り検出が可能である。

前記受信装置の前記記憶手段8から、1セクタごとに、セクタデータSD(991ビット)及びエラーコードECC(21ビット)がエラー検出・訂正手段10に、入力される。エラー検出・

訂正手段10に、1セクタ分(1012ビット)のデータが入力されると、シンドローム $S_0 \sim S_4$ (各10ビットでガロア体GF(2¹⁰)の元)が演算される。演算されたシンドローム $S_0 \sim S_4$ にもとづいて以下(ア)～(ウ)のようにエラー検出・訂正が実行される。

(ア) エラーがない時

$$S_0 = 0 \quad (00000 \ 00000)$$

$$S_1 = 0$$

$$S_2 = 0$$

$$S_3 = 0$$

$$S_4 = 0$$

を確認してエラーがないことを検出する。

(イ) 1ビットエラーの時(最後のビットを0目として、1ビット目がエラーの時)

$$S_0 = 1 \quad (00000 \ 00001)$$

$$S_1 = \alpha^1$$

$$S_2 = \alpha^{21}$$

$$S_3 = \alpha^{31}$$

$$S_4 = \alpha^{41}$$

(ただし、 α はガロア体GF(2¹⁰)の原始元)

$$\text{この時} \quad S_1 / S_0 = \alpha^1$$

$$S_2 / S_1 = \alpha^1$$

$$\text{すなわち、} S_1 / S_0 = S_2 / S_1$$

を確認して、1ビットエラーであることを検出する。

そして、 $\log_{\alpha} S_1 = 1$ から、 \log_{α} テーブルを参照して1を算出する。1ビット目が誤りであるので、1ビット目を反転して誤り訂正する。

(ウ) 2ビットエラーの時(1, 1ビット目がエラーの時)

$$S_0 = 0 \quad (00000 \ 00000)$$

$$S_1 = \alpha^1 + \alpha^j$$

$$S_2 = \alpha^{21} + \alpha^{2j}$$

$$S_3 = \alpha^{31} + \alpha^{3j}$$

$$S_4 = \alpha^{41} + \alpha^{4j}$$

0エラー、1エラーでないことを確認後、

$$S_2 + X_1 \cdot S_1 + X_2 \cdot S_0 = 0$$

$$S_3 + X_1 \cdot S_2 + X_2 \cdot S_1 = 0$$

となる X_1 、 X_2 を求める。

$$X_1 = \frac{S_1 S_2 + S_0 S_3}{S_1^2 + S_0 \cdot S_2}$$

$$X_2 = \frac{S_2^2 + S_1 \cdot S_3}{S_1^2 + S_0 \cdot S_2}$$

$$X_1 = \alpha^1 + \alpha^j, \quad X_2 = \alpha^1 \cdot \alpha^j$$

ともなっている。

2エラーであることの検出は、求まった X_1 、 X_2 によって

$$S_4 + X_1 \cdot S_3 + X_2 \cdot S_2 = 0$$

となることをチェックする。

X_1 、 X_2 から α^1 、 α^j を求めれば2ビットエラーを訂正できる。

$$X_1 = \alpha^1 + \alpha^j$$

$$X_2 = \alpha^1 \cdot \alpha^j$$

から、 $\alpha^1 = y$ として上式から

$$y^2 + X_1 \cdot y + X_2 = 0$$

$z = y / X_1$ と変数変換して、

$$s^2 + s + \frac{X_2}{X_1} = 0 \quad \text{とする。}$$

この X_2 / X_1 をパラメータとして、上式の2次方程式の根テーブルを参照し、 s を求め、次にそれから γ を算出すれば a^1 が求まる。 a^2 は $X_1 - \gamma$ として求める。 a^1 、 a^2 が求まれば、1エラー時と同様に対数テーブル参照によって 1 、 s を算出し、1番目のビットを反転することにより、2ビットエラー訂正が実行される。

以上詳述した点から明らかなように、エラー検出・訂正手段10よりセクタデータSDはエラー訂正されて、開始信号start及びフレーム内有効データFDが、正確に復調される。

つまり、本伝送方式では、エラー検出・訂正手段10よりエラー訂正されたセクタ内有効データSDから開始信号start及びフレーム内有効データFDを復調することとなる。したがって、不規則な開始信号startを確実に検出して、可変長符号(可変長のフレーム内有効データFD)を正確

に、両者に対する誤り符号とすることなく、メインデータのみに対する誤り符号とし、補助データにはその目的に合致した別の誤り符号を付与した方がよい。

なお、固定長セクタデータ中の同期信号syncに続く最初の20ビットを補助データAUXとした時は、前記エラー検出・訂正手段10のクロックを1セクタ中最初の20ビット分だけ停止させるようにすればよい。

また、第5図は16ビットに対して1ビットづつ規則的に補助データを置き換えたもので、1セクタ中に64箇所の1ビット長の補助データ(図中の点線で示す部分)を分散させたものである。この時、1ビット長の補助データが12ビット長の同期信号sync中に存在しないようにしておけばよく、エラーコードECC中に分散されてもなんら問題はない。このように16ビットに対して1ビットづつ補助データを置き換えた時は、前記エラー検出・訂正手段10のクロックを16ビットに対して1ビット分だけ停止させるようにすれば

に適合できる。

(実施例2)

次に、補助データを押入した例について説明する。メインのデータが音声である時は、そのテキストデータを補助データとして付加して同時に伝送・記録することがあり、またメインのデータが映像である時は、その音声ナレーションを補助データとして付加して同時に伝送・記録することがある。

第4図及び第5図は、補助データAUXが付加された可変長データ伝送方式を示す図である。補助データAUXは、全体の伝送量に対して1/16の割合で付加されている(すなわち1固定セクタ長1024ビットの1/16である20ビット分)。

第4図は各セクタの同期信号syncに続く位置に20ビット長の補助データのAUXを置き換えたものである。

これらの補助データはメインのデータ(セクタデータである991ビット長のデータ)とはカテゴリーが異なる。よって、エラーコードECC

よい。

以上詳述したように、本伝送方式において補助データを伝送する場合には、少なくともセクタの同期信号sync中に存在しないようにして、各セクタの同一位置に置き換えて伝送すればよい。

(発明の効果)

以上詳述したように、本発明になる可変長データ伝送方式及びその送受信装置によれば、一定周期の同期信号を有する固定長セクタから、確実に同期信号が検出されて、セクタデータと誤り符号とが復調され、セクタデータが誤り訂正される。そして、誤り訂正されたセクタデータから確実に開始信号が検出されて、可変長のフレームデータが復調されるので、大容量の信号を高効率で、かつ、伝送時の障害(エラー)に発生に対しても支障なく正確に伝送できる。

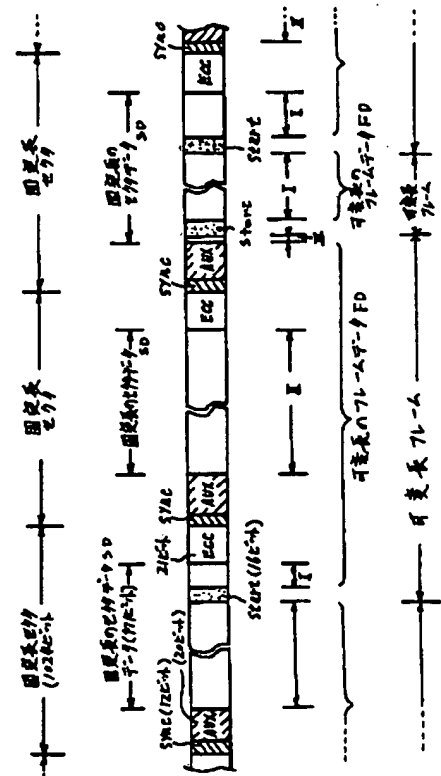
4. 図面の簡単な説明

第1図は本発明になる可変長データ伝送方式の一実施例を示す図、第2図は可変長データ伝送方式用の送受信装置を示す構成図、第3図(A)は

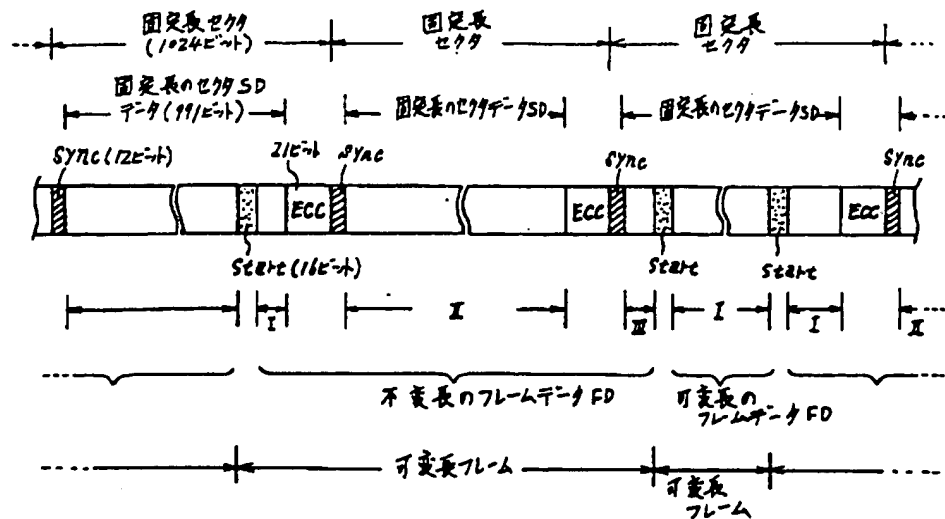
受信装置の同期信号生成手段を示す図解図、第3図(B)は同期信号生成手段のタイミングチャート、第4図及び第5図は本可変長データ伝送方式において補助データを付加伝送する場合を説明する図、第6図(A)及び(B)は従来の伝送方式を説明する図である。

- 1…符号化手段、2…フレーム化手段、
- 3…記憶手段、4…誤り符号生成手段、
- 5…セクタ化手段、6…変調手段、7…復調手段、
- 8…記憶手段、9…同期信号生成手段、
- 10…誤り検出・訂正手段、
- 11…開始信号検出手段、12…復合化手段、
- sync…同期信号、start…開始信号(区切信号)、
- ECC…エラーコード、
- FD…フレーム内有効データ(フレームデータ)、
- SD…セクタ内有効データ(セクタデータ)、
- AUX…補助データ。

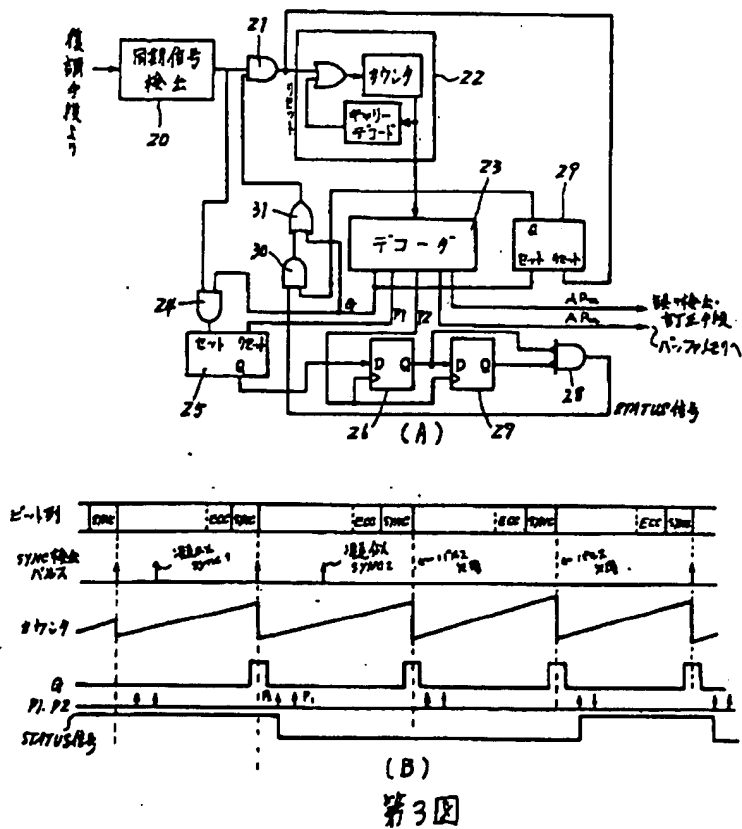
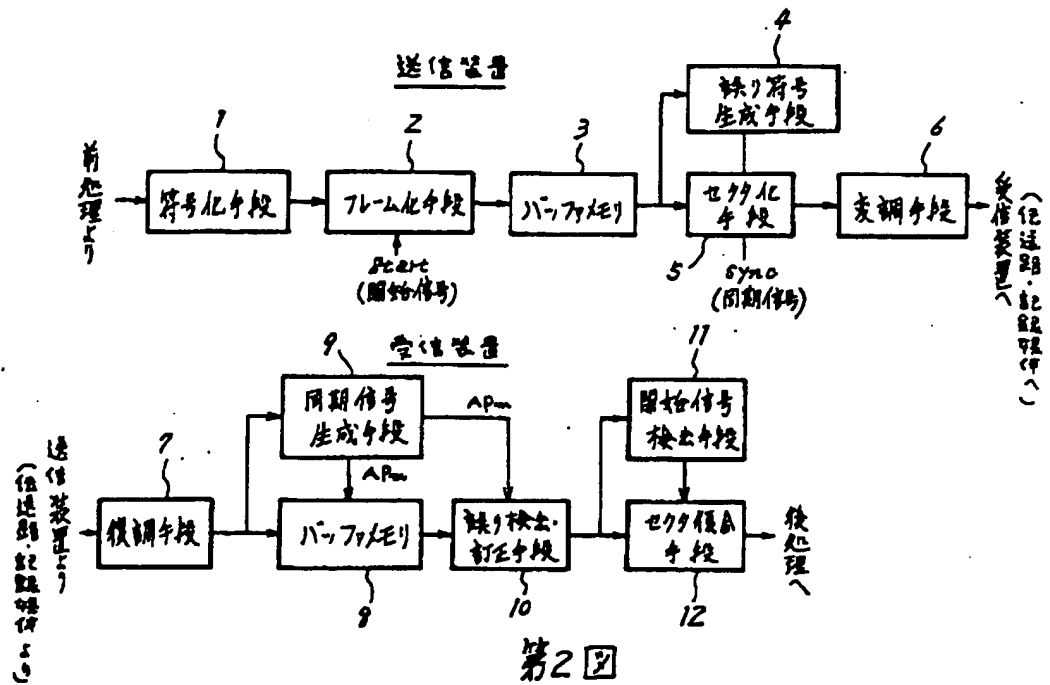
特許出願人 日本ビクター株式会社
代表者 堀木邦夫

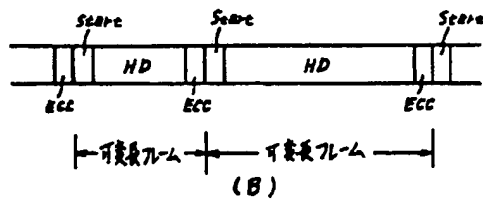
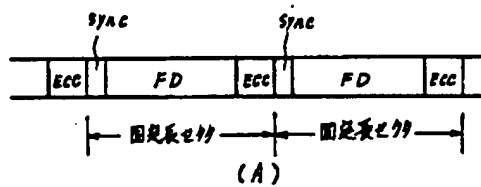
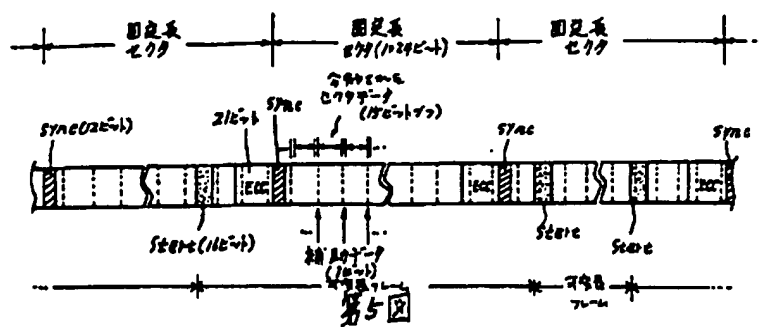


第4図



第1図





第6図